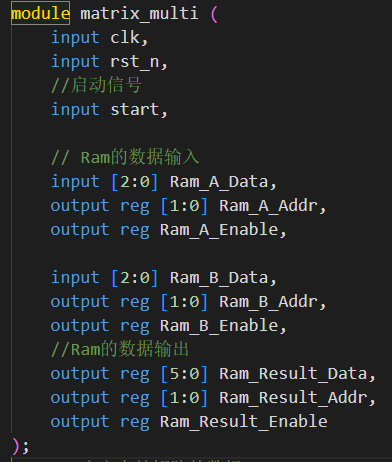
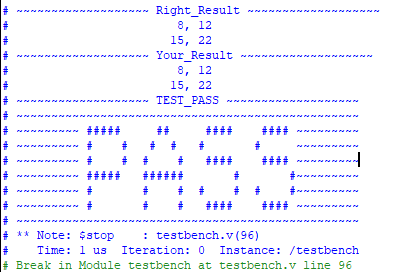
**Readme**

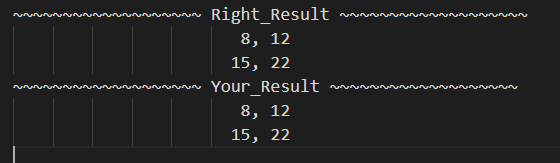
1. 将matrix\_multi.v和testbench.v加入你的工程。
2. 在matrix\_multi.v中实现你的RTL代码。



1. 仿真：在modelsim的命令行输入do auto\_do.tcl，回车，开始仿真，仿真成功会打印下图中 TEST PASS ，失败会打印 TEST FAIL。



1. 仿真成功以后会生成 result.txt。



1. DC综合：时钟限制在20MHz 。根目录下提供了一个简单的tcl约束文件供参考。直接使用即可，无需自己增加约束。